

2/5/1 (Item 1 from file: 351)
DIALOG(R) File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

013086996 **Image available**
WPI Acc No: 2000-258868/200023
XRPX Acc No: N00-192564

CDMA receiver with rake reception circuit for performing in-phase synthesis of reception signals from several paths involves determining path allocation to rake reception circuit based on detected correlation peak positions

Patent Assignee: NEC CORP (NIDE)

Inventor: OHSUGE M

Number of Countries: 027 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 989685	A2	20000329	EP 99118040	A	19990922	200023 B
AU 9950104	A	20000330	AU 9950104	A	19990923	200026
JP 2000101549	A	20000407	JP 98269328	A	19980924	200028
JP 2000134135	A	20000512	JP 98269328	A	19980924	200032
			JP 99304795	A	19980924	
JP 3322253	B2	20020909	JP 98269328	A	19980924	200264
			JP 99304795	A	19980924	

Priority Applications (No Type Date): JP 98269328 A 19980924; JP 99304795 A 19980924

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

EP 989685 A2 E 37 H04B-001/707

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT
LI LT LU LV MC MK NL PT RO SE SI

AU 9950104 A H04J-013/04

JP 2000101549 A 29 H04J-013/04

JP 2000134135 A 23 H04B-001/707 Div ex application JP 98269328

JP 3322253 B2 23 H04B-001/707 Div ex application JP 98269328

Previous Publ. patent JP 2000134135

Abstract (Basic): EP 989685 A2

NOVELTY - The CDMA rake receiver estimates an interference wave power value based on a measured delay profile and extracts valid data from the profile based on this power value. Several correlation peak positions are detected from the extracted valid data. Path allocation to the rake reception circuit (7) is determined based on the positions.

DETAILED DESCRIPTION - An independent claim describes a CDMA receiver characterized by comprising a rake reception circuit for performing in-phase synthesis of reception signals from several paths, and two independent claims describe a CDMA receiver. An independent claim describes a path detection method for a CDMA receiver including a rake reception circuit for performing in-phase synthesis of reception signals from several paths. An independent claim describes a path detection method for a CDMA receiver and an independent claim describes a recording medium which records a path detection control program for causing a computer to perform path detection in a CDMA receiver.

USE - As a code division multiple access (CDMA) receiver with a rake reception circuit for performing in-phase synthesis of reception signals from several paths.

ADVANTAGE - Can greatly reduce the processing amount in a path search section, reduce current consumption, simplify the hardware arrangement and improve follow-up characteristics with respect to changes in path.

DESCRIPTION OF DRAWING(S) - The drawing shows a block diagram of the arrangement of the rake receiver.

the rake reception section (7)

pp; 37 DwgNo 1/22

Title Terms: CDMA; RECEIVE; RAKE; RECEPTION; CIRCUIT; PERFORMANCE; PHASE; SYNTHESIS; RECEPTION; SIGNAL; PATH; DETERMINE; PATH; ALLOCATE; RAKE;

RECEPTION; CIRCUIT; BASED; DETECT; CORRELATE; PEAK; POSITION
Derwent Class: T01; U22; W01; W02
International Patent Class (Main): H04B-001/707; H04J-013/04
International Patent Class (Additional): H04B-001/10; H04B-007/216;
H04B-007/26.
File Segment: EPI

2/5/2 (Item 1 from file: 347)
DIALOG(R) File 347: JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

06548406 **Image available**
CDMA RECEIVER, PATH DETECTION METHOD USED FOR THE RECEIVER, AND RECORDING
MEDIUM WITH ITS CONTROL PROGRAM RECORDED THEREIN

PUB. NO.: 2000-134135 A]
PUBLISHED: May 12, 2000 (20000512)
INVENTOR(s): OSUGE MICHIIHIRO
APPLICANT(s): NEC CORP
APPL. NO.: 11-304795 [JP 99304795]
Division of 10-269328 [JP 98269328]
FILED: September 24, 1998 (19980924)
INTL CLASS: H04B-001/707; H04B-007/26

ABSTRACT

PROBLEM TO BE SOLVED: To provide a CDMA receiver in which processing quantity for arithmetic operations of a path search section is considerably reduced by a large margin, the current consumption is reduced, the hardware configuration is simplified, and the tracking performance with respect to fluctuations in paths can be improved.

SOLUTION: A mean value calculation section 11 of a DSP 1 calculates the mean power of a delay profile and a valid data discrimination threshold calculating section 12 calculates a valid data discrimination threshold value to discriminate whether or not correlation data of the delay profile are valid path data, based on the means power. A valid data discrimination section 13 discriminates valid data of the delay profile, based on the valid data discrimination threshold, to select only valid correlation data and stores the selected data to a valid correlation data table storage section 15. A correlation peak position detection section 17 detects a plurality of correlation peak positions and stores them to a detection path table storage section 16. A rake path assignment section 18 decides path assignment to a rake reception section 7.

COPYRIGHT: (C)2000, JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-134135

(P2000-134135A)

(43)公開日 平成12年5月12日(2000.5.12)

(51)Int.Cl.⁷

識別記号

F I

キーワード(参考)

H 0 4 B 1/707

H 0 4 J 13/00

D

7/26

H 0 4 B 7/26

C

審査請求 有 請求項の数19 O L (全 23 頁)

(21)出願番号 特願平11-304795
(62)分割の表示 特願平10-269328の分割
(22)出願日 平成10年9月24日(1998.9.24)

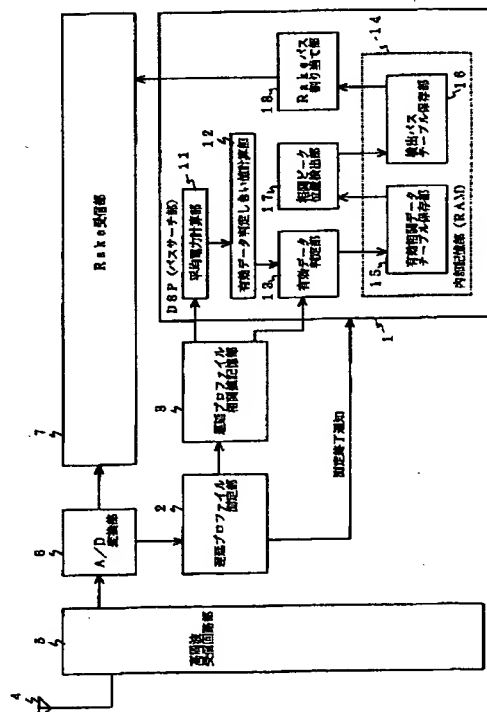
(71)出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72)発明者 大菅 道広
東京都港区芝五丁目7番1号 日本電気株
式会社内
(74)代理人 100088812
弁理士 ▲柳▼川 信

(54)【発明の名称】 CDMA受信装置及びそれに用いるパス検出方法並びにその制御プログラムを記録した記録媒体

(57)【要約】

【課題】 パスサーチ部の演算の処理量を大幅に短縮し、消費電流の削減とハードウェア構成の簡略化とを図るとともに、パスの変動に対する追従性を向上可能なCDMA受信装置を提供する。

【解決手段】 DSP1の平均電力計算部11は遅延プロファイルの平均電力を算出し、有効データ判定しきい値計算部12は平均電力を基に遅延プロファイルの関連データが有効なパスのデータであるか否かを判定するための有効データ判定しきい値を計算する。有効データ判定部13は有効データ判定しきい値に基づいて遅延プロファイルの有効データを判定して有効な関連データのみを選択し、有効関連データテーブル保存部15に保存する。関連ピーク位置検出部17は複数の関連ピークの位置を検出し、検出バステーブル保存部16に保存する。Rakeバス割り当て部18はRake受信部7に対するバス割り当てを決定する。



【特許請求の範囲】

【請求項 1】 複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置であって、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイルを測定し、測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定し、推定された前記フロアレベルに基づいて前記遅延プロファイルの中から有効データを抽出し、抽出された前記有効データから複数の相関ピーク位置を検出してその前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定するよう構成したことを特徴とする CDMA 受信装置。

【請求項 2】 前記有効データの抽出は、前記遅延プロファイルを前記フロアレベルと比較して行うよう構成したことを特徴とする請求項 1 記載の CDMA 受信装置。

【請求項 3】 前記フロアレベルの推定は、前記遅延プロファイルの平均電力を算出し、算出された前記平均電力に予め設定された係数を演算して行うよう構成し、前記係数は、前記遅延プロファイルで相関値が低い干渉波電力成分が全て前記フロアレベル未満となるように予め設定したことを特徴とする請求項 1 または請求項 2 記載の CDMA 受信装置。

【請求項 4】 前記受信信号の入力毎に当該受信信号の受信環境の変化を検出し、前記受信環境の変化がないことが検出された時に前回の処理で用いられた前記フロアレベルに基づいて前記遅延プロファイルの中から有効データを抽出するよう構成したことを特徴とする請求項 1 から請求項 3 のいずれか記載の CDMA 受信装置。

【請求項 5】 前記 Rake 受信回路に割り当てられたパスに対応する遅延プロファイルのデータを除いて前記遅延プロファイルの平均電力を算出するよう構成したことを特徴とする請求項 4 記載の CDMA 受信装置。

【請求項 6】 前記フロアレベルの推定時に前記有効データの抽出前に前記遅延プロファイルの最大値検索を行い、前記遅延プロファイルの中から前記フロアレベル及び前記最大値検索の検索結果の少なくとも一方を基に前記有効データを抽出するよう構成したことを特徴とする請求項 1 から請求項 5 のいずれか記載の CDMA 受信装置。

【請求項 7】 複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置であって、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイルを測定する遅延プロファイル測定手段と、前記遅延プロファイル測定手段で測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定する推定手段と、前記遅延プロファイル測定手段で測定された前記遅延プロファイルの中から前記推定手段で推定されたフロアレベルに基づいて有効データを抽出する有効データ判定手段と、前記有効データ判定手段で抽出された前記有効データから複

数の相関ピーク位置を検出する相関ピーク位置検出手段と、前記相関ピーク位置検出手段で検出された前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定する Rake パス割り当て手段とを有することを特徴とする CDMA 受信装置。

【請求項 8】 前記抽出手段は、前記遅延プロファイル測定手段で測定された前記遅延プロファイルを前記推定手段で推定された前記フロアレベルと比較して前記有効データを抽出するよう構成したことを特徴とする請求項 7 記載の CDMA 受信装置。

【請求項 9】 前記有効データ判定手段で抽出された前記有効データを保持する有効データ保持手段と、前記相関ピーク位置検出手段で検出された複数の相関ピーク位置を保持する検出パス保持手段とを含むことを特徴とする請求項 7 または請求項 8 記載の CDMA 受信装置。

【請求項 10】 前記受信信号の入力毎に当該受信信号の受信環境の変化を検出する手段を含み、前記受信環境の変化がないことが検出された時に前回の処理で用いられた前記フロアレベルに基づいて前記遅延プロファイルの中から有効データを抽出するよう構成したことを特徴とする請求項 7 から請求項 9 のいずれか記載の CDMA 受信装置。

【請求項 11】 前記 Rake 受信回路に割り当てられたパスに対応する遅延プロファイルのデータを除いて前記遅延プロファイルの平均電力を算出するよう構成したことを特徴とする請求項 10 記載の CDMA 受信装置。

【請求項 12】 前記推定手段は、前記有効データ判定手段で有効判定する前に前記遅延プロファイル測定手段で測定された前記遅延プロファイルの最大値検索を行う最大値検索手段を含み、前記遅延プロファイル測定手段で測定された前記遅延プロファイルの中から前記フロアレベル及び前記最大値検索手段の検索結果の少なくとも一方を基に前記有効データ判定手段で前記有効データを抽出するよう構成したことを特徴とする請求項 7 から請求項 11 のいずれか記載の CDMA 受信装置。

【請求項 13】 複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置のパス検出方法であって、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイルを測定するステップと、その測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定するステップと、この推定されたフロアレベルを基に前記遅延プロファイルの中から有効データを抽出するステップと、抽出された前記有効データから複数の相関ピーク位置を検出するステップと、検出された前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定するステップとを有することを特徴とするパス検出方法。

【請求項 14】 前記有効データを抽出するステップは、前記遅延プロファイルを前記フロアレベルと比較し

3

て前記有効データを抽出するようにしたことを特徴とする請求項 13 記載のパス検出方法。

【請求項 15】 抽出された前記有効データを保持するステップと、検出された前記相関ピーク位置を保持するステップとを含むことを特徴とする請求項 13 または請求項 14 記載のパス検出方法。

【請求項 16】 前記受信信号の入力毎に当該受信信号の受信環境の変化を検出するステップと、前記受信環境の変化がないことが検出された時に前回の処理で用いられた前記フロアレベルに基づいて前記遅延プロファイルの中から有効データを抽出するステップとを含むことを特徴とする請求項 13 から請求項 15 のいずれか記載のパス検出方法。

【請求項 17】 前記 Rake 受信回路に割り当てられたパスに対応する遅延プロファイルのデータを除いて前記遅延プロファイルの平均電力を算出するステップを含むことを特徴とする請求項 16 記載のパス検出方法。

【請求項 18】 前記フロアレベルを推定するステップは、測定された前記遅延プロファイルの最大値検索を前記有効データを抽出する前に行うステップを含み、測定された前記遅延プロファイルの中から前記フロアレベル及び前記最大値検索の検索結果の少なくとも一方を基に前記有効データを抽出するようにしたことを特徴とする請求項 13 から請求項 17 のいずれか記載のパス検出方法。

【請求項 19】 複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置においてコンピュータにパス検出を行わせるためのパス検出制御プログラムを記録した記録媒体であって、前記パス検出制御プログラムは前記コンピュータに、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイルを測定させ、その測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定させ、この推定されたフロアレベルに基づいて有効データを前記遅延プロファイルの中から抽出させ、抽出された前記有効データから複数の相関ピーク位置を検出させ、検出された前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定させることを特徴とするパス検出制御プログラムを記録した記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は CDMA 受信装置及びそれに用いるパス検出方法並びにその制御プログラムを記録した記録媒体に関し、特に遅延プロファイルを測定し、その測定範囲内で信号電力が大きいパスをいくつか選択するパス検出方法に関する。

【0002】

【従来の技術】 DS-CDMA (Direct Sequence - Code Division Mul

4

tip le Access : 直接拡散一符号分割多元接続方式) は複数の通信者が同一の周波数帯を用いて通信を行う方式であり、各通信者の識別は拡散符号を用いて行っている。

【0003】 移動通信では多重波伝搬の各受信波の伝搬路長にばらつきがあるため、伝搬遅延時間が異なる多重波が干渉し合っている。DS-CDMA 通信においては情報データを伝搬時間よりも周期が短い高速のレートで拡散符号で帯域拡散するため、この伝搬遅延時間が異なる夫々の多重波が分離・抽出できるようになる。

【0004】 移動局は基地局に対して変動するため、この遅延プロファイル (遅延時間に対する信号電力分布) も時間変動する。また、夫々のパスの信号は、見通してない所ではレイリー変動する。

【0005】 DS-CDMA 通信においてはこの時間分離した伝搬遅延時間の異なる複数のレイリー変動するマルチパス信号をかき集め、同相合成 (Rake 合成) することによって、ダイバーシティ効果がえられて受信特性が向上する。あるいは一定の受信品質 (ビット誤り率) に対しては Rake 合成に伴うダイバーシティ効果によって送信電力を低減することができ、したがって同一セル内、セル外の他のユーザに対しての干渉電力が低減するため、一定周波数帯域における加入者容量を増大することができる。

【0006】 しかしながら、上記のように、移動局は基地局に対して相対変動をするため、遅延プロファイルも変動し、Rake 合成すべきパスの遅延時間も変動する。したがって、移動通信環境下では遅延プロファイルの変動に対して追従し、瞬時に最大信号電力が得られる複数のパスに対して Rake 合成できるようなマルチパスサーチ、トラッキング機能が受信機に必要になる。

【0007】 例えば、上記の CDMA 受信装置としては、図 22 に示すように、通信環境によるマルチパスサーチ部 (マルチパス検出手段) 24 と、複数のパスを同相合成 (RAKE 合成) する Rake 合成受信部 25 とから構成されたものがある。尚、21 はアンテナ、22 は高周波受信回路部、23 は A/D (アナログ/デジタル) 変換部を夫々示している。

【0008】 このような構成を有する従来の CDMA 受信システムでは、マルチパスサーチ部 24 によって遅延プロファイル (遅延時間に対する信号電力分布) を測定し、測定範囲内で信号電力が大きいパスをいくつか選択し、Rake 合成受信部 25 にそのパスのタイミングを通知する。Rake 合成受信部 25 ではそのタイミング情報を基に各パス毎に逆拡散を行い、Rake 合成することによってパスダイバーシティ効果が得られる。

【0009】 また、Rake 合成受信部 25 では別途指定されたパスの動きに対して追従する手段 (パストラッキング) を有する場合があるが、マルチパスサーチ部 2

4 が少なくとも初期、または一定周期毎にパス情報を Rake 合成受信部 25 に知らせる必要がある。この CDMA 受信装置及びマルチパスサーチ方法については、特開平 9-181704 号公報等に開示されている。

【0010】

【発明が解決しようとする課題】 上述した従来の CDMA 受信装置では、マルチパスサーチ部によって遅延プロファイルを測定し、測定範囲内で信号電力が大きいパスをいくつか選択し、Rake 合成受信部にそのパスのタイミングを通知している。

【0011】 しかしながら、遅延プロファイルは一般にデータ数が多く、全てのデータからピークを探し出す処理に時間がかかるので、測定した遅延プロファイルからいくつかのマルチパスを探し出すために探し出すパスの数の分だけ最大値検索をする必要があり、または全プロファイルデータのソート処理をする必要がある。

【0012】 よって、DSP（デジタルシグナルプロセッサ）等を用いて最大値検索を行う場合にはその処理に時間がかかるとともに、消費電流が増大する。また、ハードウェアで最大値検索を実現する場合にはハード規模が大きくなり、遅延プロファイルから必要な数の相関ピークを探し出す最適な手段が必要となる。

【0013】 そこで、本発明の目的は上記の問題点を解消し、パスサーチ部の演算の処理量を大幅に短縮することができ、消費電流の削減とハードウェア構成の簡略化とを図ることができるとともに、パスの変動に対する追従性を向上させることができる CDMA 受信装置及びそれに用いるパス検出方法並びにその制御プログラムを記録した記録媒体を提供することにある。

【0014】

【課題を解決するための手段】 本発明による CDMA 受信装置は、複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置であって、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイルを測定し、測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定し、推定された前記フロアレベルに基づいて前記遅延プロファイルの中から有効データを抽出し、抽出された前記有効データから複数の相関ピーク位置を検出してその前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定するよう構成している。

【0015】 本発明による他の CDMA 受信装置は、複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置であって、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイル測定手段と、前記遅延プロファイル測定手段で測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定する推定手段と、前記遅延プロファイル測定手

段で測定された前記遅延プロファイルの中から前記推定手段で推定されたフロアレベルに基づいて有効データを抽出する有効データ判定手段と、前記有効データ判定手段で抽出された前記有効データから複数の相関ピーク位置を検出する相関ピーク位置検出手段と、前記相関ピーク位置検出手段で検出された前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定する Rake パス割り当て手段とを備えている。

【0016】 本発明による CDMA 受信装置のパス検出方法は、複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置のパス検出方法であって、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイル測定ステップと、その測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定するステップと、この推定されたフロアレベルを基に前記遅延プロファイルの中から有効データを抽出するステップと、抽出された前記有効データから複数の相関ピーク位置を検出するステップと、検出された前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定するステップとを備えている。

【0017】 本発明による CDMA 受信装置のパス検出制御プログラムを記録した記録媒体は、複数のパスの受信信号を同相合成する Rake 受信回路を含む CDMA 受信装置においてコンピュータにパス検出を行わせるためのパス検出制御プログラムを記録した記録媒体であって、前記パス検出制御プログラムは前記コンピュータに、前記受信信号の遅延時間に対する信号電力分布を示す遅延プロファイル測定させ、その測定された前記遅延プロファイルの平均電力を計算することで前記遅延プロファイルのフロアレベルを推定させ、この推定されたフロアレベルに基づいて有効データを前記遅延プロファイルの中から抽出させ、抽出された前記有効データから複数の相関ピーク位置を検出させ、検出された前記相関ピーク位置を基に前記 Rake 受信回路に対するパス割り当てを決定させている。

【0018】 すなわち、本発明の CDMA 受信装置は、CDMA（スペクトラム拡散通信）方式の Rake 受信装置の通信パスタイミング検出部（マルチパス・サーチ部）において、高速かつ低消費電力で複数の通信パスタイミングを検出することができる構成及び相関ピーク検出方法を提供するものである。

【0019】 より具体的には、本発明の CDMA 受信装置はマルチパスサーチ部を有し、複数のマルチパスを同相合成して復調することができる受信機（Rake 受信機）を備えている。この受信機は遅延プロファイル測定部と、遅延プロファイル干渉電力推定部（平均電力計算部及び有効データしきい値計算部）及び相関ピーク位置検出部と、Rake パス割り当て判定部とを備えており、このうち遅延プロファイル干渉電力推定部及び相

関ピーク位置検出部と、Rakeパス割り当て判定部とはDSP（デジタルシグナルプロセッサ）で構成可能である。

【0020】 相関ピーク位置検出部では遅延プロファイルから予め平均電力計算部及び有効データしきい値計算部が測定された遅延プロファイルの平均電力を計算することで推定した遅延プロファイルのフロアレベル（有効データ判定しきい値）よりも低い値を取り除き、位置検出データ数を削減した後で相関ピーク値検索を行う。これによって、相関ピーク検索を行う際の検索データ量を大幅に削減することができるため、検索処理を高速化することが可能となる。

【0021】 このようにして、高速かつ低消費電力で、複数の通信パス、マルチパスのタイミング検出を可能にする。また、処理遅延を短縮することができるため、パスの変動に対する追従性を向上させることが可能となる。

【0022】 さらに、処理量が少ないため、音声コーデック用DSPや通信制御用CPU（中央処理装置）の1機能としてマルチパスサーチ部を実装することも可能なため、装置構成を簡略化することが可能となる。さらにまた、マルチパスサーチ以外にも、基地局サーチにも利用することが可能となる。

【0023】

【発明の実施の形態】 次に、本発明の実施例について図面を参照して説明する。図1は本発明の第1の実施例によるRake受信装置の構成を示すブロック図である。図において、本発明の第1の実施例によるRake受信装置はパスサーチ部をなすDSP（デジタルシグナルプロセッサ）1と、遅延プロファイル測定部2と、RAM（ランダムアクセスメモリ）によって構成される遅延プロファイルデータを一時的に保存する遅延プロファイル相関値記憶部3と、アンテナ4と、高周波受信回路部5と、アナログ信号をデジタル信号に変換するA/D（アナログ/デジタル）変換部6と、複数のパスの受信信号を同相合成するRake受信部7とから構成されている。

【0024】 DSP1は平均電力計算部11と、有効データ判定しきい値計算部12と、有効データ判定部13と、有効相関データテーブル保存部15及び検出パステーブル保存部16を含む内部記憶部（RAM）14と、相関ピーク位置検出部17と、Rakeパス割り当て部18とから構成され、図示せぬ制御メモリに格納されたプログラムによるプログラム制御によって動作する。また、DSP1は必ずしもパスサーチ専用のDSPで無くても良く、スピーチコーデック等の他の機能が実装されていても良い。

【0025】 DSP1の平均電力計算部11は遅延プロファイルの平均電力を算出し、有効データ判定しきい値計算部12は平均電力計算部11の計算結果を基に遅延

プロファイルの相関データが有効なパスのデータであるかを判定するための有効データ判定しきい値を計算する。

【0026】 有効データ判定部13は有効データ判定しきい値計算部12で計算された有効データ判定しきい値に基づいて遅延プロファイルの有効データを判定し、有効な相関データのみを選択する。有効相関データテーブル保存部15は有効データ判定部13で選択されたデータを一時的に保存する。

10 【0027】 相関ピーク位置検出部17は複数の相関ピーク（パス）の位置を検出し、検出パステーブル保存部16は相関ピーク位置検出部17で検出されたパス位置を保存する。Rakeパス割り当て部18はRake受信部7に対するパス割り当てを決定する。

【0028】 アンテナ4から高周波受信回路部5によって受信されたアナログ信号はA/D変換部6によってデジタルデータに変換される。遅延プロファイル測定部2はマッチドフィルタやスライディング相関器で構成することができ、定められた範囲内で逆拡散コード及び受信データの相関電力値の遅延時間分布（遅延プロファイル）を計測する。

【0029】 また、本発明の第1の実施例によるRake受信装置はDSP1の平均電力計算部11で一定時間の遅延プロファイルデータの電力平均をとることによって、フェージングによるパス変動を平均化している。測定された遅延プロファイルの例を図6に示す。

【0030】 遅延プロファイル測定部2で測定された遅延プロファイルは遅延プロファイル相関値記憶部3に出力され、遅延プロファイル測定部2からDSP1に対して測定終了のメッセージが送信される。

【0031】 DSP1の平均電力計算部11では遅延プロファイルの遅延時間毎のデータを平均化し、遅延プロファイルの平均電力値を求める。図6に示す例でX個の逆拡散タイミング（遅延時間：横軸）に対する相関データをサンプルした場合、1～Xの時間の相関データを全て足しあわせ、サンプル数Xで割る。これによって、平均電力計算部11では図6に示すような遅延プロファイル平均電力値が求まる。

【0032】 有効データ判定しきい値計算部12では平均電力計算部11で計算された平均電力に対して、干渉波レベル（相関ピークが無い部分）の分散を吸収できるように、適当な一定値を掛け合わせる。図6に示すように、遅延プロファイルで相関値が低いフロア部分（干渉波電力成分）が全てしきい値以下になるような係数（例えば、1.5倍）を掛け合わせることにによって、図6に示すような有効データ判定しきい値が得られる。尚、有効データ判定しきい値計算部12では上記の係数を加算したり、減算したり、あるいは除算したりして有効データ判定しきい値を計算することも可能である。

50 【0033】 上記の係数については、実際の通信環境に

において遅延プロファイルデータを収集し、最適なデータを決定すればよい。もしくは、遅延プロファイルの平均時間（電力加算数）に応じて分散が変化するため、この遅延プロファイル平均化時間によって変化する係数を用いても良い。

【0034】有効データ判定部13では有効データ判定しきい値以上の遅延プロファイルデータの相関値と位相とを、有効相関データテーブル保存部15に書き込む。相関ピーク位置検出部17では有効相関データテーブル保存部15に記憶された有効相関データから予め定められた数の相関ピーク（マルチパス位置）を検出し、検出パステーブル保存部16に書き込む。

【0035】Rakeパス割り当て部18では検出パステーブル保存部16に記憶されたパスデータを基に、Rake受信部7に対してパス割り当てを行う。パス割り当ての一例としては、検出されたパスを大きい方から順にRake合成可能な数だけRake受信部7に指定する方法がある。この場合、Rakeパス割り当て部18では検出されたパスが1本のであれば、設定されたパスの数が6本であっても、その検出されたパスのみを指定する。尚、有効相関データテーブル保存部15及び検出パステーブル保存部16としてはDSP1に内蔵されている内部記憶部14を使用している。

【0036】図2は図1のDSP1の処理動作を示すフローチャートである。これら図1及び図2を参照して本発明の第1の実施例によるRake受信装置のパスサーチ処理の動作について説明する。この図2に示す処理動作は制御メモリに格納されたプログラムをDSP1が実行することで実現され、制御メモリとしては内部記憶部14内に設けても、ROM（リードオンリメモリ）やフロッピディスク等を用いても良い。

【0037】まず、遅延プロファイル測定部2から遅延プロファイル計算終了の信号がくると（図2ステップS1）、DSP1の平均電力計算部11は遅延プロファイル平均電力を計算する（図2ステップS2）。有効データ判定しきい値計算部12は平均電力計算部11で求めた平均電力に予め設定されたしきい値係数（定数）を掛け合わせて有効データ判定しきい値を算出する（図2ステップS3）。

【0038】有効データ判定部13は遅延プロファイルデータから有効データ判定しきい値計算部12で算出した有効データ判定しきい値以上のデータを取り出し、有効相関データテーブル保存部15に有効なデータの値とその位置とを保存する（図2ステップS4）。

【0039】相関ピーク位置検出部17は有効相関データテーブル保存部15に保存されたデータの中から予め設定された数の相関ピークを検出し、検出パステーブル保存部16にそのパスの大きさと位置とを保存する（図2ステップS5）。

【0040】最後に、Rakeパス割り当て部18はR

ake受信部7に対して検出したパスを指定する（図2ステップS6）。これ以降、DSP1は遅延プロファイル測定部2から測定終了信号がくるまで待ち、上記と同様の処理動作を繰返し行う。

【0041】図3は図1の有効データ判定部13の処理動作を示すフローチャートである。図3においては有効データ判定部13の処理動作とともに処理サイクル例を示している。これら図1及び図3を参照して有効データ判定部13の処理動作について説明する。

【0042】有効データ判定部13ははじめに遅延プロファイル相関値記憶部3から相関データの1つを読み込み（図3ステップS11）、そのデータの値が有効データ判定しきい値以上かどうかを判定する（図3ステップS12）。

【0043】有効データ判定部13は遅延プロファイル相関値記憶部3から読込んだ相関データがしきい値以上であれば、データが有効であるとし、その値とデータ位置とを有効データテーブル保存部15に保存する（図3ステップS13）。

【0044】有効データ判定部13は全遅延プロファイルデータの判定が終了するまで、上記の処理動作を繰返し行い（図3ステップS14）、全遅延プロファイルデータの判定が終了すると上記の処理動作を終了する。

【0045】上述した有効判定及び保存処理を、汎用のDSPで実現した場合、その概算処理サイクルは、図3に示すように、8×遅延プロファイルサンプル数（遅延プロファイルのデータ数）となる。

【0046】図4は図1の相関ピーク位置検出部17の処理動作を示すフローチャートである。図4においては相関ピーク位置検出部17の処理動作とともに処理サイクル例を示している。これら図1及び図4を参照して相関ピーク位置検出部17の処理動作について説明する。

【0047】相関ピーク位置検出部17は複数のピークを検出するために最大値検索を行い（図4ステップS21）、最大ピーク位置を保存した後（図4ステップS22）、検出したピーク位置のデータをマスクする（検出した最大ピーク部のデータを0でマスクする）（図4ステップS23）。

【0048】相関ピーク位置検出部17はピーク位置のデータをマスクすることで検出済みのピーク位置のデータを除外し、以降、予め設定されている検出ピーク数分だけ、残りのピーク位置のデータに対して上記と同様の処理動作を繰返し行う（図4ステップS24）。上述した相関ピーク検出処理を、汎用のDSPで実現した場合、その概算処理サイクル数は、図4に示すように、3×検索データ数×検出ピーク数となる。この場合、後述する最大値検索フローを用いている。

【0049】図5は図1の相関ピーク位置検出部17による最大値検索処理を示すフローチャートである。図5においては相関ピーク位置検出部17の処理動作とともに

に処理サイクル例を示している。これら図1及び図5を参照して相関ピーク位置検出部17による最大値検索処理について説明する。

【0050】相関ピーク位置検出部17ははじめに最大値の初期値を読み込み（例えば、データの先頭の値を設定）、検索開始アドレスを設定する（図5ステップS31）。続いて、相関ピーク位置検出部17は有効相関データテーブル保存部15からデータを読み込み、読み込みアドレスを次のデータ位置に進める（図5ステップS32）。

【0051】相関ピーク位置検出部17は有効相関データテーブル保存部15から読込んだデータを最大値データと比較し（図5ステップS33）、データが最大値より大きい場合（図5ステップS34）、最大値を入替えて最大値位置を検出パステーブル保存部16に保存する（図5ステップS35）。

【0052】相関ピーク位置検出部17は全検索データを最大値と比較し終わるまで、上記と同様の処理動作を繰返し行う（図5ステップS36）。上述した最大値検索処理を、汎用のDSPで実現した場合、その概算処理サイクル数は、図5に示すように、 $3 \times$ 検索データ数となる。

【0053】上述したように、パスサーチの処理量についてみると、一般的な最大値検索のみを用いた場合には（ $3 \times$ 遅延プロファイルデータ数 \times 検出ピーク数）程度の処理サイクルが必要であるが、本発明の第1の実施例による検索方法を用いると、算出された有効データ判定しきい値以上のデータに検索対象を絞り込むことができるので、予め検索データ数を減らすことができ、処理サイクルを大幅に削減することができる。

【0054】例えば、図6に示すような遅延プロファイルが測定された場合、有効判定されたデータは元の遅延プロファイルデータの $1/30$ 程度になる。この場合、処理サイクルは、

（有効判定サイクル数 + ピーク検出サイクル数 + 平均電力計算サイクル数） = （ $8 \times$ 遅延プロファイルデータ数） + （ $3 \times$ 遅延プロファイルデータ / $30 \times$ 検出ピーク数） + （平均電力計算サイクル数）となる。

【0055】また、平均電力計算は（ $1 \times$ 遅延プロファイルデータ数）サイクル程度で実現することができるため、総合的な処理数は、

総合的な処理数 = （（ $9 +$ 検出ピーク数 / 10 ） \times 遅延プロファイルデータ数）となる。

【0056】具体例として検出ピーク数が10の場合について考える。この場合、有効判定無しであれば（ $300 \times$ 遅延プロファイルデータ数）サイクルとなり、有効判定有りであれば（ $10 \times$ 遅延プロファイルデータ数）サイクルとなる。よって、有効判定を入れることで、処

理量を $1/30$ 程度まで削減することができることになる。

【0057】一方、図7に示すように、遅延プロファイルに明らかなピークが現れない場合、つまりノイズのようなデータしか測定されなかった場合には、上述したケースよりも処理数が増えることになる。この場合、上述した有効データと遅延プロファイルデータとの比が $1/30$ から $1/2$ 程度までしか改善できない場合があるが、その場合でも有効判定をいれることによって、 $1/2$ 程度の処理量が改善されることになる。また、しきい値係数を最適化することで、ピークが無い場合でも更に処理量を削減することが可能となる。

【0058】図8は本発明の第2の実施例によるRake受信装置の構成を示すブロック図である。図において、本発明の第2の実施例によるRake受信装置は、DSP8内に平均電力計算部11の代わりに最大値検索部81を配設し、有効データ判定しきい値計算部82が最大値検索部81の検索結果から有効データ判定しきい値を計算するようにした以外は、図1に示す本発明の第1の実施例によるRake受信装置と同様の構成となっており、同一構成要素には同一符号を付してある。また、同一構成要素の動作は本発明の第1の実施例によるRake受信装置の動作と同様である。

【0059】最大値検索部81は有効データ判定部13で有効判定する前に遅延プロファイル相関値記憶部3から読込んだ相関データの最大値検索を行う。有効データ判定しきい値計算部82は最大値検索部81で検索された最大ピーク値 $\times X$ （ X は予め設定した比：例えば、6 dB）を有効データ判定しきい値とする。ここで、有効データ判定しきい値計算部82は図1の有効データ判定しきい値計算部12と同様に、上記の X を加算したり、減算したり、あるいは除算したりして有効データ判定しきい値を計算することも可能である。

【0060】有効データ判定部13は有効データ判定しきい値計算部82で計算された有効データ判定しきい値以上の遅延プロファイルデータの相関値と位相とを、有効相関データテーブル保存部15に書込む。

【0061】相関ピーク位置検出部17では有効相関データテーブル保存部15に記憶された有効相関データから予め定められた数の相関ピーク（マルチパス位置）を検出し、検出パステーブル保存部16に書込む。

【0062】Rakeパス割り当て部18では検出パステーブル保存部16に記憶されたパスデータを基に、Rake受信部7に対してパス割り当てを行う。これによって、有効/無効判定の精度をあげることができる。

【0063】図9は図8のDSP8の処理動作を示すフローチャートである。これら図8及び図9を参照して本発明の第2の実施例によるRake受信装置のパスサーチ処理の動作について説明する。この図9に示す処理動作は制御メモリに格納されたプログラムをDSP8が実

行することで実現され、制御メモリとしては内部記憶部 14 内に設けても、ROM やフロッピディスク等を用いても良い。

【0064】まず、遅延プロファイル測定部 2 から遅延プロファイル計算終了の信号がくると（図 9 ステップ S 41）、DSP 8 の最大値検索部 81 は有効データ判定部 13 で有効判定する前に遅延プロファイル相関値記憶部 3 から読込んだ相関データの最大値検索を行う（図 9 ステップ S 42）。有効データ判定しきい値計算部 82 は最大値検索部 81 で検索した最大値に予め設定されたしきい値係数（定数）を演算して（掛け合わせて）有効データ判定しきい値を算出する（図 9 ステップ S 43）。

【0065】有効データ判定部 13 は遅延プロファイルデータから有効データ判定しきい値計算部 82 で算出した有効データ判定しきい値以上のデータを取り出し、有効相関データテーブル保存部 15 に有効なデータの値とその位置とを保存する（図 9 ステップ S 44）。

【0066】相関ピーク位置検出部 17 は有効相関データテーブル保存部 15 に保存されたデータの中から予め設定された数の相関ピークを検出し、検出パステーブル保存部 16 にそのパスの大きさと位置とを保存する（図 9 ステップ S 45）。

【0067】最後に、Rake パス割り当て部 18 は Rake 受信部 7 に対して検出したパスを指定する（図 9 ステップ S 46）。これ以降、DSP 8 は遅延プロファイル測定部 2 から測定終了信号がくるまで待ち、上記と同様の処理動作を繰返し行う。尚、最大値検索部 81 で検索された最大ピーク値は相関ピーク位置検出部 17 における相関ピーク位置検出処理においても使用される。

【0068】また、本発明の第 2 の実施例では図 10 に示すように、遅延プロファイルに明らかなピークが現れない場合、つまりノイズのようなデータしか測定されなかった場合よりも、図 11 に示すように、遅延プロファイルに明らかなピークが現れる場合、つまりノイズより相関値が高いピークが現れるようなデータが測定される場合により有効な処理結果が得られる。

【0069】図 12 は本発明の第 3 の実施例による Rake 受信装置の構成を示すブロック図である。図において、本発明の第 3 の実施例による Rake 受信装置は、DSP 8 内に平均電力計算部 11 の計算結果及び最大値検索部 81 の検索結果から遅延プロファイルの相関データが有効なパスのデータであるか否かを判定する有効データ判定しきい値計算部 83 を付加した以外は、図 8 に示す本発明の第 2 の実施例による Rake 受信装置と同様の構成となっており、同一構成要素には同一符号を付してある。また、同一構成要素の動作は本発明の第 1 の実施例による Rake 受信装置の動作と同様である。

【0070】最大値検索部 81 は有効データ判定部 13 で有効判定する前に遅延プロファイル相関値記憶部 3 か

ら読込んだ相関データの最大値検索を行う。有効データ判定しきい値計算部 83 は平均電力計算部 11 で計算された平均電力に対して、干渉波レベル（相関ピークが無い部分）の分散を吸収できるように、適当な一定値を掛け合わせて有効データ判定しきい値 a とし、最大値検索部 81 で検索された最大ピーク値 $\times X$ （ X は予め設定した比：例えば、6 dB）を有効データ判定しきい値 b とする。有効データ判定部 13 ではこれら有効データ判定しきい値 a 以上または有効データ判定しきい値 b 以上のデータのみを有効データとすることによって、有効／無効判定の精度をあげることができる。ここで、有効データ判定しきい値計算部 83 は図 1 の有効データ判定しきい値計算部 12 と同様に、上記の係数や X を加算したり、減算したり、あるいは除算したりして有効データ判定しきい値を計算することも可能である。

【0071】図 13 は図 12 の DSP 8 の処理動作を示すフローチャートである。これら図 12 及び図 13 を参照して本発明の第 2 の実施例による Rake 受信装置のパスサーチ処理の動作について説明する。この図 13 に示す処理動作は制御メモリに格納されたプログラムを DSP 8 が実行することで実現され、制御メモリとしては内部記憶部 14 内に設けても、ROM やフロッピディスク等を用いても良い。

【0072】まず、遅延プロファイル測定部 2 から遅延プロファイル計算終了の信号がくると（図 13 ステップ S 51）、DSP 8 の平均電力計算部 11 は遅延プロファイル平均電力を計算する（図 13 ステップ S 52）。有効データ判定しきい値計算部 83 は平均電力計算部 11 で求めた平均電力に予め設定されたしきい値係数（定数）を演算して（掛け合わせて）有効データ判定しきい値 a を算出する（図 13 ステップ S 53）。

【0073】この処理動作と同時に、DSP 8 の最大値検索部 81 は有効データ判定部 13 で有効判定する前に遅延プロファイル相関値記憶部 3 から読込んだ相関データの最大値検索を行う（図 13 ステップ S 54）。有効データ判定しきい値計算部 83 は最大値検索部 81 で検索した最大値に予め設定されたしきい値係数（定数）を演算して（掛け合わせて）有効データ判定しきい値 b を算出する（図 13 ステップ S 55）。

【0074】有効データ判定しきい値計算部 83 は算出した有効データ判定しきい値 a 、 b を比較し、有効データ判定しきい値 $a >$ 有効データ判定しきい値 b であれば（図 13 ステップ S 56）、有効データ判定しきい値 a を有効データ判定しきい値とし（図 13 ステップ S 57）、有効データ判定しきい値 $a <$ 有効データ判定しきい値 b であれば（図 13 ステップ S 56）、有効データ判定しきい値 b を有効データ判定しきい値とする（図 13 ステップ S 58）。

【0075】有効データ判定部 13 は遅延プロファイルデータから有効データ判定しきい値計算部 83 で算出し

た有効データ判定しきい値以上のデータを取り出し、有効相関データテーブル保存部 15 に有効なデータの値とその位置とを保存する（図 13 ステップ S59）。

【0076】相関ピーク位置検出部 17 は有効相関データテーブル保存部 15 に保存されたデータの中から予め設定された数の相関ピークを検出し、検出バスターブル保存部 16 にそのバスの大きさと位置とを保存する（図 13 ステップ S60）。

【0077】最後に、Rake パス割り当て部 18 は Rake 受信部 7 に対して検出したパスを指定する（図 13 ステップ S61）。これ以降、DSP8 は遅延プロファイル測定部 2 から測定終了信号がくるまで待ち、上記と同様の処理動作を繰返し行う。尚、最大値検索部 81 で検索された最大ピーク値は相関ピーク位置検出部 17 における相関ピーク位置検出処理においても使用される。

【0078】また、本発明の第 3 の実施例では図 10 に示すように、遅延プロファイルに明らかなピークが現れない場合、つまりノイズのようなデータしか測定されなかった場合でも、図 11 に示すように、遅延プロファイルに明らかなピークが現れる場合、つまりノイズより相関値が高いピークが現れるようなデータが測定される場合でも両方に対応することができる。

【0079】図 14 は本発明の第 4 の実施例による Rake 受信装置の構成を示すブロック図である。図において、本発明の第 4 の実施例による Rake 受信装置は、DSP1 内の平均電力計算部 11 に Rake パス割り当て部 18 の割当結果を入力するようにした以外は、図 1 に示す本発明の第 1 の実施例による Rake 受信装置と同様の構成となっており、同一構成要素には同一符号を付してある。また、同一構成要素の動作は本発明の第 1 の実施例による Rake 受信装置の動作と同様である。

【0080】平均電力計算部 11 は X 個の逆拡散タイミング（遅延時間：横軸）に対する相関データをサンプルした場合、1～X の時間の相関データを全て足しあわせた結果から Rake パス割り当て部 18 が指定するパスの相関データを減算し、その値を「サンプル数 X - 指定パス数」で割る。

【0081】これによって、平均電力計算部 11 はほぼノイズ成分だけの平均値を得ることができるので、その値を基に有効データ判定しきい値計算部 12 で有効データ判定しきい値を計算すれば、有効データ判定しきい値の精度を向上させることができ、それまで見逃していたパスを検出することも可能となる。

【0082】図 15 は図 14 の DSP1 の処理動作を示すフローチャートである。これら図 14 及び図 15 を参照して本発明の第 4 の実施例による Rake 受信装置のパスサーチ処理の動作について説明する。この図 15 に示す処理動作は制御メモリに格納されたプログラムを DSP1 が実行することで実現され、制御メモリとしては

内部記憶部 14 内に設けても、ROM やフロッピディスク等を用いても良い。

【0083】まず、遅延プロファイル測定部 2 から遅延プロファイル計算終了の信号がくると（図 15 ステップ S71）、DSP1 の平均電力計算部 11 は予め定められた所定範囲内の遅延プロファイルの電力値を算出し、その電力値と保持している電力値（それ以前に算出された電力値）とを比較する（図 15 ステップ S72）。

【0084】平均電力計算部 11 は今回の電力値と保持している電力値との差が予め設定された許容範囲内になれば（図 15 ステップ S73）、続けて遅延プロファイルの平均電力を計算する（図 15 ステップ S74）。有効データ判定しきい値計算部 12 は平均電力計算部 11 で求めた平均電力に予め設定されたしきい値係数（定数）を演算して（掛け合わせて）有効データ判定しきい値を算出する（図 15 ステップ S75）。

【0085】有効データ判定部 13 は遅延プロファイルデータから有効データ判定しきい値計算部 12 で算出した有効データ判定しきい値以上のデータを取り出し、有効相関データテーブル保存部 15 に有効なデータの値とその位置とを保存する（図 15 ステップ S76）。

【0086】相関ピーク位置検出部 17 は有効相関データテーブル保存部 15 に保存されたデータの中から予め設定された数の相関ピークを検出し、検出バスターブル保存部 16 にそのバスの大きさと位置とを保存する（図 15 ステップ S78）。

【0087】Rake パス割り当て部 18 は Rake 受信部 7 に対して検出したパスを指定する（図 15 ステップ S79）。この時、平均電力計算部 11 には Rake パス割り当て部 18 が指定するパスの情報が入力されるので、今回の処理で新たなしきい値を算出したのであれば（図 15 ステップ S80）、上記の処理で計算した相関データの全ての加算結果から Rake パス割り当て部 18 が指定するパスの相関データを減算し、その値を「サンプル数 - 指定パス数」で割り、割り当てたパスのピーク値を除く平均値を計算する。

【0088】有効データ判定しきい値計算部 12 は平均電力計算部 11 で求めた平均電力に予め設定されたしきい値係数（定数）を演算して（掛け合わせて）有効データ判定しきい値を算出し（図 15 ステップ S81）、算出した有効データ判定しきい値を保存する（図 15 ステップ S82）。

【0089】一方、平均電力計算部 11 は今回の電力値と保持している電力値との差が予め設定された許容範囲内であれば（図 15 ステップ S73）、遅延プロファイルの平均電力の計算を中断し、前回の処理で用いた有効データ判定しきい値が使用可能であることを有効データ判定しきい値計算部 12 に通知する。有効データ判定しきい値計算部 12 はその通知を受けると、保存している有効データ判定しきい値を有効データ判定部 13 に送出

する。

【0090】有効データ判定部13は遅延プロファイルデータから有効データ判定しきい値計算部12に保存された有効データ判定しきい値以上のデータを取り出し、有効関連データテーブル保存部15に有効なデータの値とその位置とを保存する(図15ステップS77)。

【0091】関連ピーク位置検出部17は有効関連データテーブル保存部15に保存されたデータの中から予め設定された数の関連ピークを検出し、検出パステーブル保存部16にそのパスの大きさと位置とを保存する(図15ステップS78)。

【0092】Rakeパス割り当て部18はRake受信部7に対して検出したパスを指定する(図15ステップS79)。これ以降、DSP1は遅延プロファイル測定部2から測定終了信号がくるまで待ち、上記と同様の処理動作を繰返し行う。

【0093】上述したように、本発明の第4の実施例では受信環境が同じである状態が続いていることを検出した時に、それ以前の処理で算出した有効データ判定しきい値を用いているので、処理の短縮を図ることができる。この時、遅延プロファイル測定部2等への電源供給を断とすることで、省電力化を図ることも可能である。

【0094】図16は本発明の第5の実施例によるRake受信装置の構成を示すブロック図である。図において、本発明の第5の実施例によるRake受信装置は、DSP8内の最大値検索部81にRakeパス割り当て部18の割当結果を入力するようにした以外は、図8に示す本発明の第2の実施例によるRake受信装置と同様の構成となっており、同一構成要素には同一符号を付してある。また、同一構成要素の動作は本発明の第2の実施例によるRake受信装置の動作と同様である。

【0095】最大値検索部81はRakeパス割り当て部18が指定するパスの情報が入力されると、次の処理において、予め定められた所定範囲内の遅延プロファイルの電力値を算出し、その電力値を保持している電力値(それ以前に算出された電力値)と比較する。

【0096】最大値検索部81は今回の電力値と保持している電力値との差が予め設定された許容範囲内になれば最大値検索処理を続行し、許容範囲内であれば最大値検索処理を中断してそれ以前に算出された有効データ判定しきい値で有効データの抽出を行わせるよう動作する。

【0097】図17は図16のDSP8の処理動作を示すフローチャートである。これら図16及び図17を参照して本発明の第5の実施例によるRake受信装置のパスサーチ処理の動作について説明する。この図17に示す処理動作は制御メモリに格納されたプログラムをDSP8が実行することで実現され、制御メモリとしては内部記憶部14内に設けても、ROMやフロッピディスク等を用いても良い。

【0098】まず、遅延プロファイル測定部2から遅延プロファイル計算終了の信号がくると(図17ステップS91)、DSP8の最大値検索部81は予め定められた所定範囲内の遅延プロファイルの電力値を算出し、その電力値と保持している電力値(それ以前に算出された電力値)とを比較する(図17ステップS92)。

【0099】最大値検索部81は今回の電力値と保持している電力値との差が予め設定された許容範囲内になれば(図17ステップS93)、続けて有効データ判定部13で有効判定する前に遅延プロファイル関連値記憶部3から読込んだ関連データの最大値検索を行う(図17ステップS94)。

【0100】有効データ判定しきい値計算部82は最大値検索部81で検索した最大値に予め設定されたしきい値係数(定数)を演算して(掛け合わせて)有効データ判定しきい値を算出する(図17ステップS95)。

【0101】有効データ判定部13は遅延プロファイルデータから有効データ判定しきい値計算部82で算出した有効データ判定しきい値以上のデータを取り出し、有効関連データテーブル保存部15に有効なデータの値とその位置とを保存する(図17ステップS96)。

【0102】関連ピーク位置検出部17は有効関連データテーブル保存部15に保存されたデータの中から予め設定された数の関連ピークを検出し、検出パステーブル保存部16にそのパスの大きさと位置とを保存する(図17ステップS98)。

【0103】Rakeパス割り当て部18はRake受信部7に対して検出したパスを指定する(図17ステップS99)。この時、最大値検索部81にはRakeパス割り当て部18が指定するパスの情報が入力されるので、今回の処理で新たなしきい値を算出したのであれば(図17ステップS100)、有効データ判定しきい値計算部82で算出された有効データ判定しきい値を保存する(図17ステップS101)。

【0104】一方、最大値検索部81は今回の電力値と保持している電力値との差が予め設定された許容範囲内であれば(図17ステップS93)、遅延プロファイルの最大値の検索を中断し、前回の処理で用いた有効データ判定しきい値が使用可能であることを有効データ判定しきい値計算部82に通知する。有効データ判定しきい値計算部82はその通知を受けると、保存している有効データ判定しきい値を有効データ判定部13に送出する。

【0105】有効データ判定部13は遅延プロファイルデータから有効データ判定しきい値計算部82に保存された有効データ判定しきい値以上のデータを取り出し、有効関連データテーブル保存部15に有効なデータの値とその位置とを保存する(図17ステップS97)。

【0106】関連ピーク位置検出部17は有効関連データテーブル保存部15に保存されたデータの中から予め

設定された数の相関ピークを検出し、検出パステーブル保存部16にそのパスの大きさと位置とを保存する(図17ステップS98)。

【0107】Rakeパス割り当て部18はRake受信部7に対して検出したパスを指定する(図17ステップS99)。これ以降、DSP8は遅延プロファイル測定部2から測定終了信号がくるまで待ち、上記と同様の処理動作を繰返し行う。

【0108】上述したように、本発明の第5の実施例では受信環境が同じである状態が続いていることを検出した時に、それ以前の処理で算出した有効データ判定しきい値を用いているので、処理の短縮を図ることができる。この時、遅延プロファイル測定部2等への電源供給を断とすることで、省電力化を図ることも可能である。

【0109】図18は本発明の第6の実施例によるRake受信装置の構成を示すブロック図である。図において、本発明の第6の実施例によるRake受信装置は、DSP8内の平均電力計算部11にRakeパス割り当て部18の割当結果を入力するようにした以外は、図12に示す本発明の第3の実施例によるRake受信装置と同様の構成となっており、同一構成要素には同一符号を付してある。また、同一構成要素の動作は本発明の第3の実施例によるRake受信装置の動作と同様である。

【0110】平均電力計算部11はX個の逆拡散タイミング(遅延時間:横軸)に対する相関データをサンプルした場合、1~Xの時間の相関データを全て足しあわせた結果からRakeパス割り当て部18が指定するパスの相関データを減算し、その値を「サンプル数X-指定パス数」で割る。

【0111】これによって、平均電力計算部11はほぼノイズ成分だけの平均値を得ることができるので、その値を基に有効データ判定しきい値計算部12で有効データ判定しきい値を計算すれば、有効データ判定しきい値の精度を向上させることができ、それまで見逃していたパスを検出することも可能となる。

【0112】図19及び図20は図18のDSP8の処理動作を示すフローチャートである。これら図18~図20を参照して本発明の第6の実施例によるRake受信装置のパスサーチ処理の動作について説明する。この図19及び図20に示す処理動作は制御メモリに格納されたプログラムをDSP8が実行することで実現され、制御メモリとしては内部記憶部14内に設けても、ROMやフロッピディスク等を用いても良い。

【0113】まず、遅延プロファイル測定部2から遅延プロファイル計算終了の信号がくると(図19ステップS111)、DSP8の平均電力計算部11は予め定められた所定範囲内の遅延プロファイルの電力値を算出し、その電力値と保持している電力値(それ以前に算出された電力値)とを比較する(図19ステップS11

2)。

【0114】平均電力計算部11は今回の電力値と保持している電力値との差が予め設定された許容範囲内になれば(図19ステップS113)、続けて遅延プロファイルの平均電力を計算する(図19ステップS114)。有効データ判定しきい値計算部83は平均電力計算部11で求めた平均電力に予め設定されたしきい値係数(定数)を演算して(掛け合わせて)有効データ判定しきい値aを算出する(図19ステップS115)。

【0115】この処理動作と同時に、DSP8の最大値検索部81は有効データ判定部13で有効判定する前に遅延プロファイル相関値記憶部3から読込んだ相関データの最大値検索を行う(図19ステップS116)。有効データ判定しきい値計算部83は最大値検索部81で検索した最大値に予め設定されたしきい値係数(定数)を演算して(掛け合わせて)有効データ判定しきい値bを算出する(図19ステップS117)。

【0116】有効データ判定しきい値計算部83は算出した有効データ判定しきい値a、bを比較し、有効データ判定しきい値a>有効データ判定しきい値bであれば(図19ステップS119)、有効データ判定しきい値aを有効データ判定しきい値とし(図19ステップS120)、有効データ判定しきい値a<有効データ判定しきい値bであれば(図19ステップS119)、有効データ判定しきい値bを有効データ判定しきい値とする(図19ステップS121)。

【0117】有効データ判定部13は遅延プロファイルデータから有効データ判定しきい値計算部83で算出した有効データ判定しきい値以上のデータを取り出し、有効相関データテーブル保存部15に有効なデータの値とその位置とを保存する(図19ステップS122)。

【0118】相関ピーク位置検出部17は有効相関データテーブル保存部15に保存されたデータの中から予め設定された数の相関ピークを検出し、検出パステーブル保存部16にそのパスの大きさと位置とを保存する(図19ステップS123)。

【0119】Rakeパス割り当て部18はRake受信部7に対して検出したパスを指定する(図19ステップS124)。この時、平均電力計算部11にはRakeパス割り当て部18が指定するパスの情報が入力されるので、今回の処理で新たなしきい値が算出され(図20ステップS125)、かつその新たなしきい値が平均電力を基に算出されたのであれば(図20ステップS126)、上記の処理で計算した相関データの全ての加算結果からRakeパス割り当て部18が指定するパスの相関データを減算し、その値を「サンプル数-指定パス数」で割り、割り当てたパスのピーク値を除く平均値を計算する。

【0120】有効データ判定しきい値計算部83は平均電力計算部11で求めた平均電力に予め設定されたしき

い係数（定数）を演算して（掛け合わせて）有効データ判定しきい値を算出し（図20ステップS127）、算出した有効データ判定しきい値を保存する（図20ステップS128）。

【0121】これに対し、今回の処理で新たなしきい値が算出され（図20ステップS125）、かつその新たなしきい値が平均電力を基に算出されたものでなければ（図20ステップS126）、つまり最大値検索部81の検索結果を基にしきい値が求められたのであれば、そのしきい値（今回の処理で用いられたしきい値）を保存する（図20ステップS129）。

【0122】一方、平均電力計算部11は今回の電力値と保持している電力値との差が予め設定された許容範囲内にあれば（図19ステップS113）、遅延プロファイルの平均電力の計算及び遅延プロファイルの最大値の検索を中断し、前回の処理で用いた有効データ判定しきい値が使用可能であることを有効データ判定しきい値計算部83に通知する。有効データ判定しきい値計算部83はその通知を受けると、保存している有効データ判定しきい値を有効データ判定部13に送出する。

【0123】有効データ判定部13は遅延プロファイルデータから有効データ判定しきい値計算部83に保存された有効データ判定しきい値以上のデータを取り出し、有効関連データテーブル保存部15に有効なデータの値とその位置とを保存する（図19ステップS118）。

【0124】関連ピーク位置検出部17は有効関連データテーブル保存部15に保存されたデータの中から予め設定された数の関連ピークを検出し、検出バステーブル保存部16にそのパスの大きさと位置とを保存する（図19ステップS123）。

【0125】Rakeパス割り当て部18はRake受信部7に対して検出したパスを指定する（図19ステップS124）。これ以降、DSP8は遅延プロファイル測定部2から測定終了信号がくるまで待ち、上記と同様の処理動作を繰返し行う。

【0126】上述したように、本発明の第6の実施例では受信環境が同じである状態が続いていることを検出した時に、それ以前の処理で算出した有効データ判定しきい値を用いているので、処理の短縮を図ることができる。この時、遅延プロファイル測定部2等への電源供給を断とすることで、省電力化を図ることも可能である。

【0127】図21は本発明におけるパスの遅延時間の変動に対する追従を説明するための図である。図において、遅延プロファイル関連ピーク位置にフィンガ（Finger）を割り当てる（これはパス割当のアルゴリズムによって異なる）場合、次の更新時に前回フィンガに割り当てたタイミング近傍（1CHIP程度）に有効なパスが検出された場合、フィンガに割り当てているパスを有効とし、そのタイミングを検出された位置に更新する。このように動作することでパスの変動に対する追従

性を向上させることができる。

【0128】このように、有効データ判定しきい値計算部12、83で平均電力計算部11の計算結果を基に、または有効データ判定しきい値計算部82、83で最大値検索部81の検索結果を基に遅延プロファイルの関連データが有効なパスのデータであるか否かを判定するための有効データ判定しきい値を計算し、その有効データ判定しきい値に基づいて有効データ判定部13で遅延プロファイルの有効データを判定することによって、演算すべきデータ数を削減することができ、DSP（パスサーチ部）1、8の演算の処理量を大幅に低減することができる。

【0129】また、DSP1、8の演算の処理量を低減することができるので、低クロックでDSP1、8を動作させることが可能となり、消費電流を削減することができる。

【0130】さらに、DSP1、8の演算の処理量の低減によって演算時間を短縮することができるので、処理遅延を小さくすることができ、パスの変動に対する追従性を向上させることができるため、パス割り当て特性を向上させることができる。

【0131】さらにまた、DSP1、8の演算の処理量を低減することができ、パスサーチ機能をスピーチコーデック用DSPやCPUの中に実装することができるので、ハードウェア構成を簡略化することができる。

【0132】尚、上記の各実施例の構成及びその説明では動作説明を簡単化するために、1つの基地局からの受信信号に対する処理について述べたが、通常CDMA受信装置では複数の基地局からの受信信号を処理しているので、ソフトハンドオーバー等による各基地局からの受信信号各々に対して上記の処理を行うようにすればよい。その場合、上述した各回路は各基地局毎に設けても、また各基地局で共用してもよい。

【0133】

【発明の効果】以上説明したように本発明によれば、複数のパスの受信信号を同相合成するRake受信回路を含むCDMA受信装置において、受信信号の遅延時間に対する信号電力分布を示す遅延プロファイルを測定し、その測定された遅延プロファイルの平均電力を計算することで遅延プロファイルのフロアレベルを推定し、測定された遅延プロファイルの中から推定されたフロアレベル以上の値を抽出した後に複数の関連ピーク位置を検出するとともに、この検出された関連ピーク位置を基にRake受信回路に対するパス割り当てを決定することによって、パスサーチ部の演算の処理量を大幅に短縮することができ、消費電流の削減とハードウェア構成の簡略化とを図ることができるとともに、パスの変動に対する追従性を向上させることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施例によるRake受信装置

の構成を示すブロック図である。

【図 2】図 1 の DSP の処理動作を示すフローチャートである。

【図 3】図 1 の有効データ判定部の処理動作を示すフローチャートである。

【図 4】図 1 の相関ピーク位置検出部の処理動作を示すフローチャートである。

【図 5】図 1 の相関ピーク位置検出部による最大値検出処理を示すフローチャートである。

【図 6】本発明の第 1 の実施例による遅延プロファイルの測定結果の一例を示す図である。

【図 7】本発明の第 1 の実施例による遅延プロファイルの測定結果の他の例を示す図である。

【図 8】本発明の第 2 の実施例による Rake 受信装置の構成を示すブロック図である。

【図 9】図 8 の DSP の処理動作を示すフローチャートである。

【図 10】本発明による平均電力を基に算出した有効データ判定しきい値が有効な場合の遅延プロファイルの測定結果の一例を示す図である。

【図 11】本発明による最大値を基に算出した有効データ判定しきい値が有効な場合の遅延プロファイルの測定結果の一例を示す図である。

【図 12】本発明の第 3 の実施例による Rake 受信装置の構成を示すブロック図である。

【図 13】図 12 の DSP の処理動作を示すフローチャートである。

【図 14】本発明の第 4 の実施例による Rake 受信装置の構成を示すブロック図である。

【図 15】図 14 の DSP の処理動作を示すフローチャートである。

ートである。

【図 16】本発明の第 5 の実施例による Rake 受信装置の構成を示すブロック図である。

【図 17】図 16 の DSP の処理動作を示すフローチャートである。

【図 18】本発明の第 6 の実施例による Rake 受信装置の構成を示すブロック図である。

【図 19】図 18 の DSP の処理動作を示すフローチャートである。

【図 20】図 18 の DSP の処理動作を示すフローチャートである。

【図 21】本発明におけるパスの遅延時間の変動に対する追従を説明するための図である。

【図 22】従来の CDMA 受信装置の構成例を示すブロック図である。

【符号の説明】

1, 8 DSP

2 遅延プロファイル測定部

3 遅延プロファイル相関値記憶部

7 Rake 受信部

11 平均電力計算部

12, 82, 83 有効データ判定しきい値計算部

13 有効データ判定部

14 内部記憶部

15 有効相関データテーブル保存部

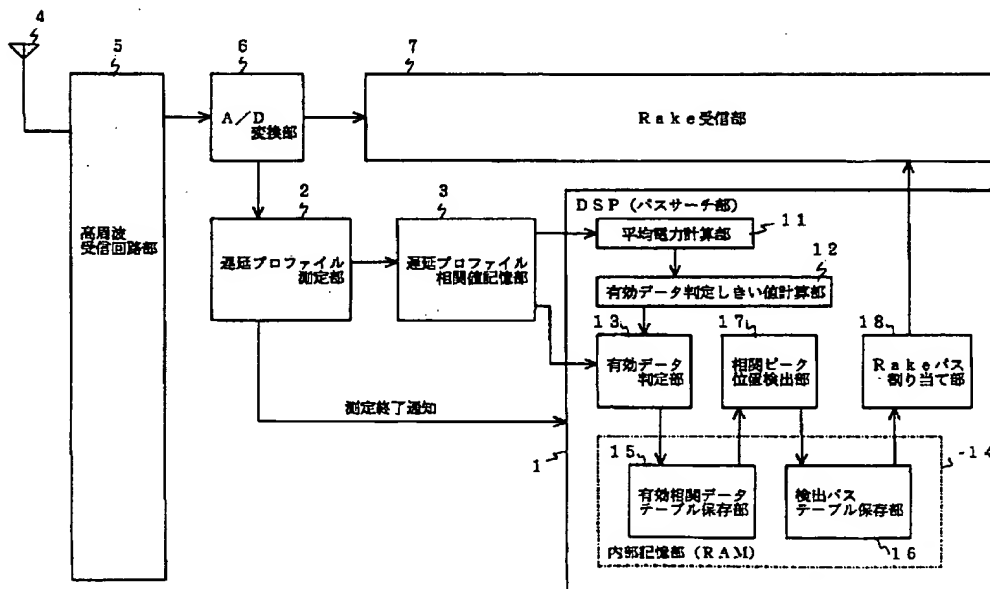
16 検出バステーブル保存部

17 相関ピーク位置検出部

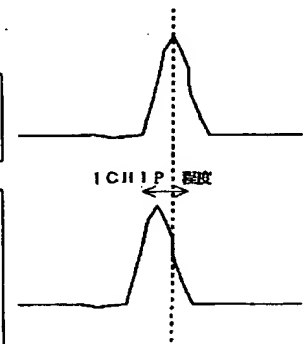
18 Rake パス割り当て部

81 最大値検出部

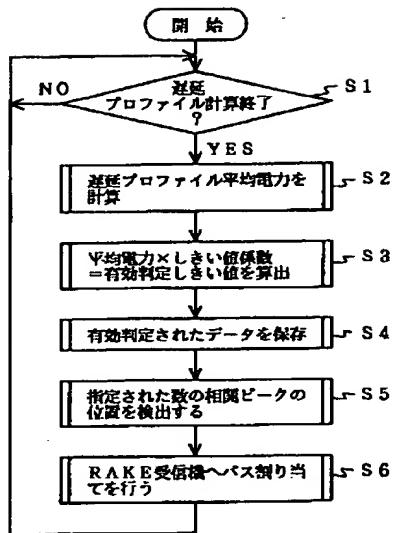
【図 1】



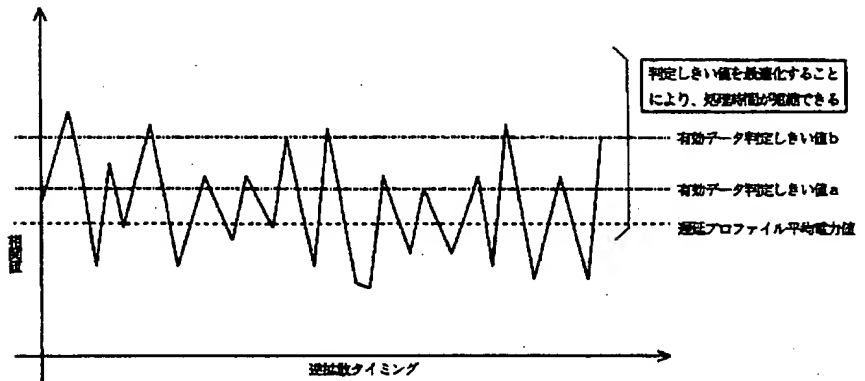
【図 21】



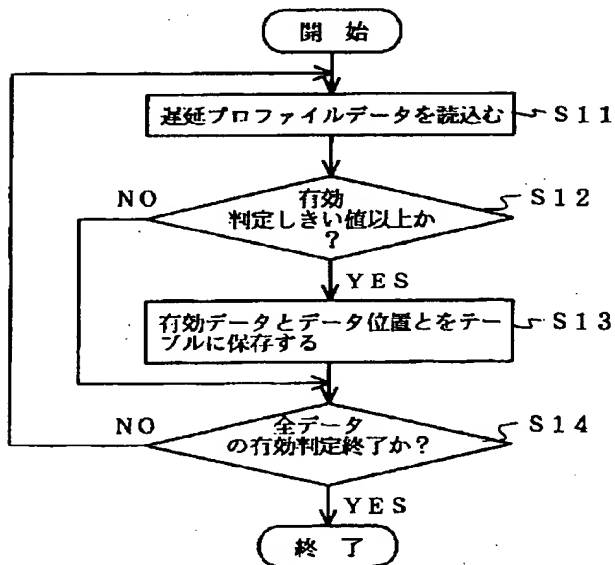
【図2】



【図7】



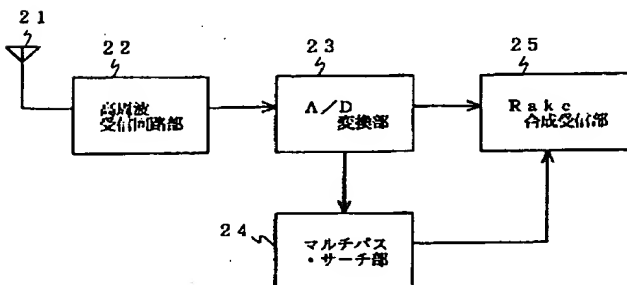
【図3】



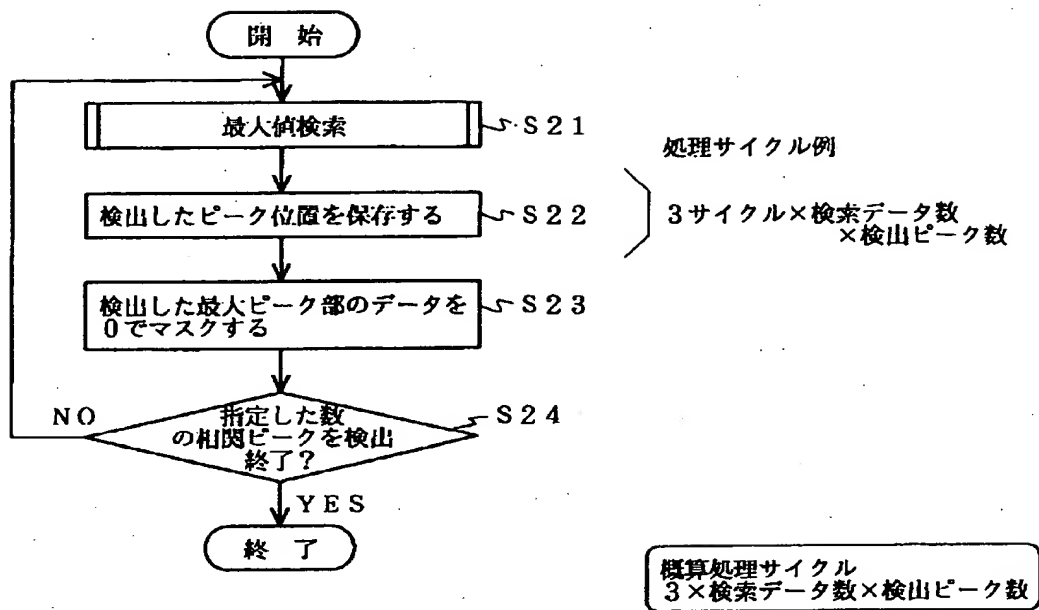
処理サイクル例

2サイクル
×遅延プロフィールサンプル数6サイクル
×遅延プロフィールサンプル数概算処理サイクル
8×遅延プロフィールサンプル数

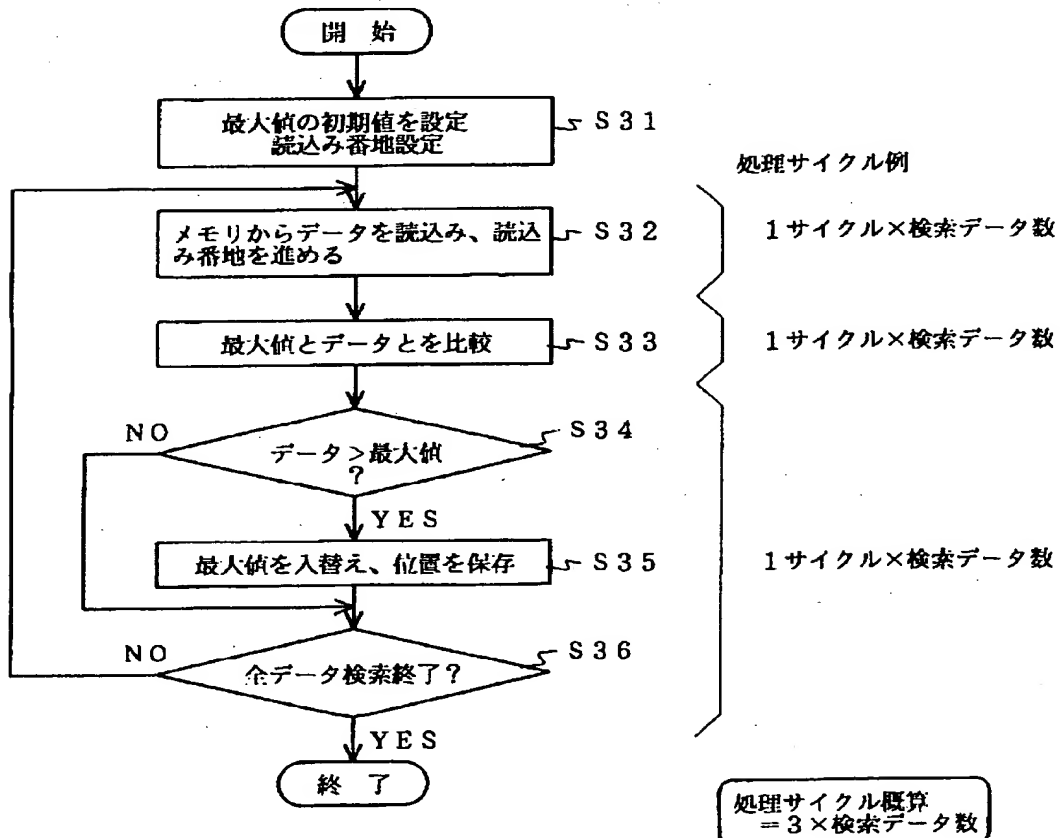
【図22】



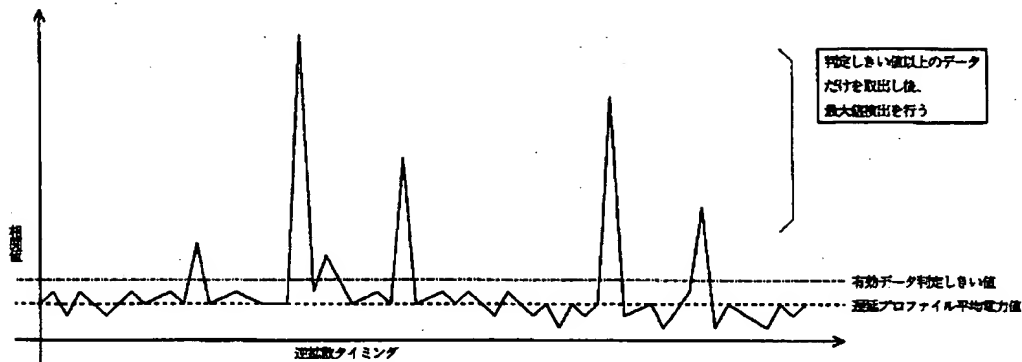
【図4】



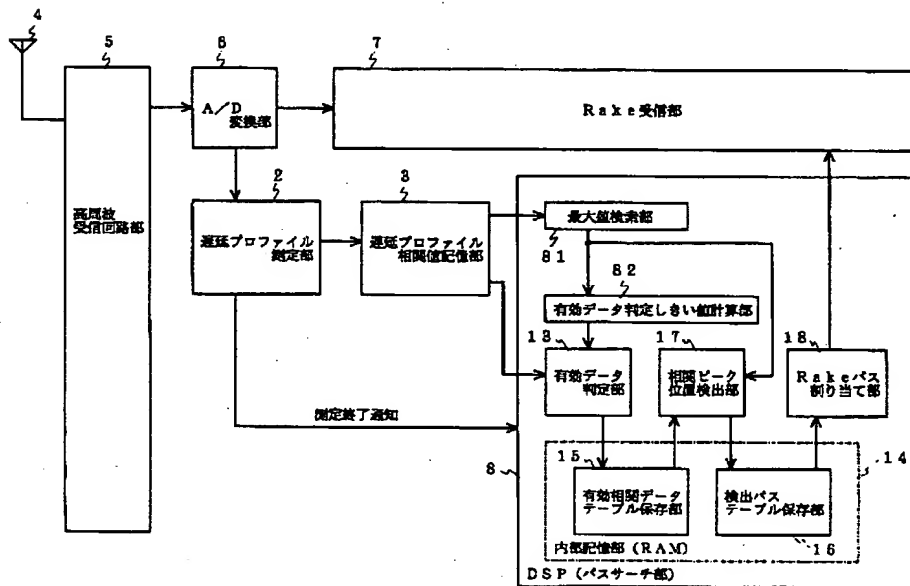
【図5】



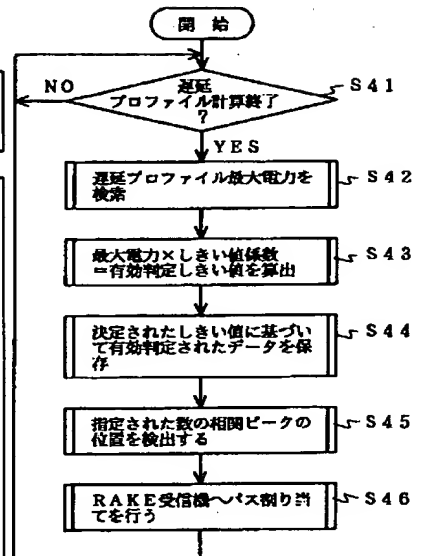
【図 6】



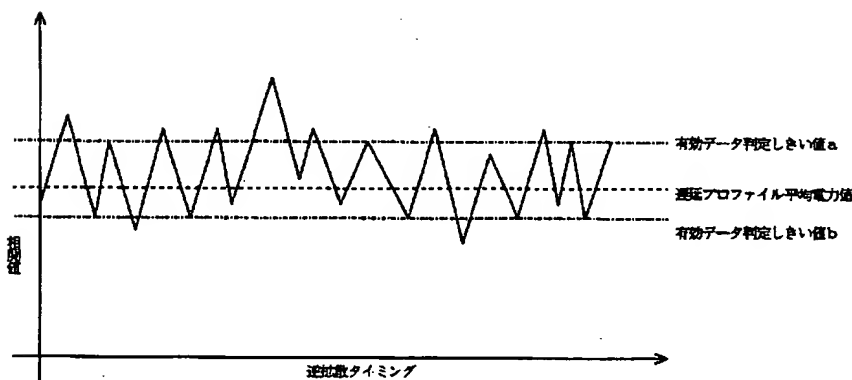
【図 8】



【図 9】

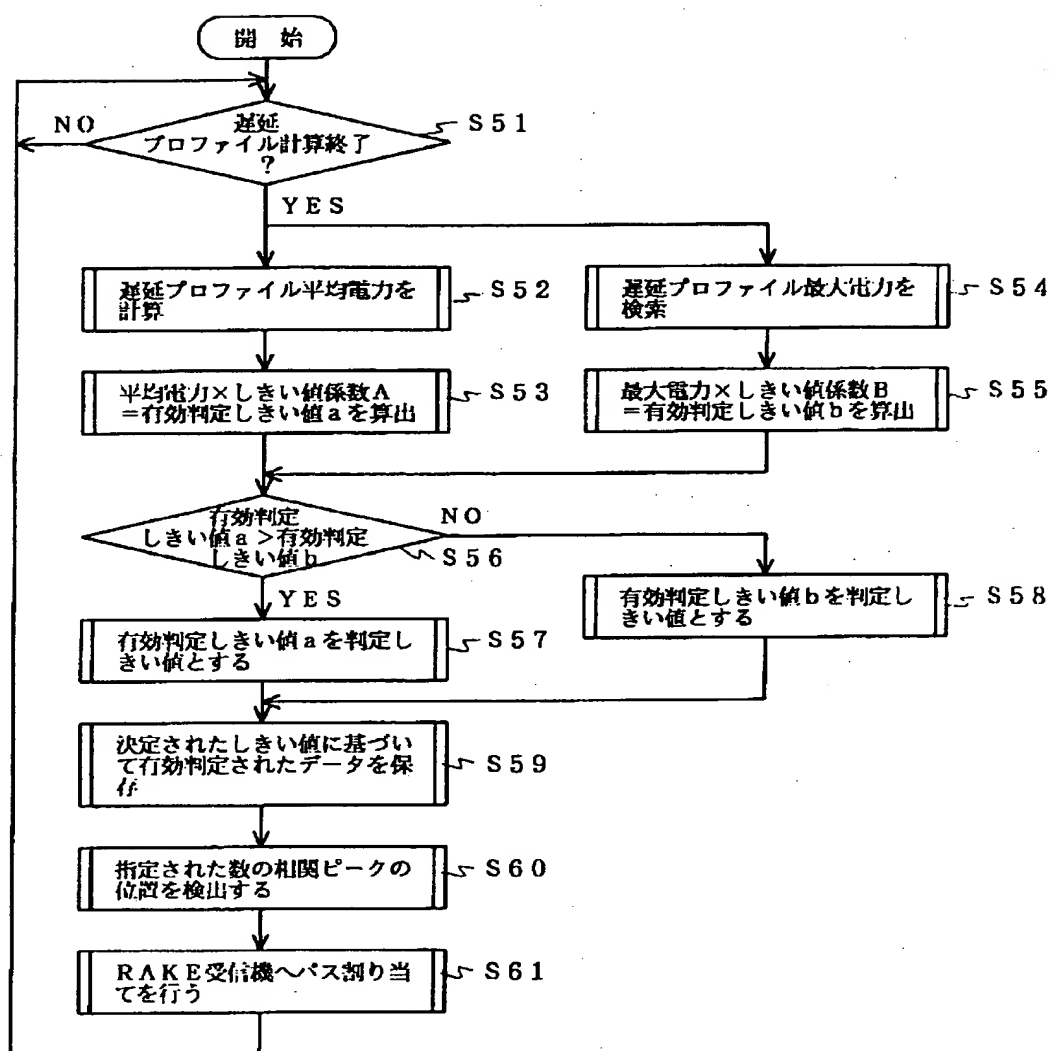


【図 10】

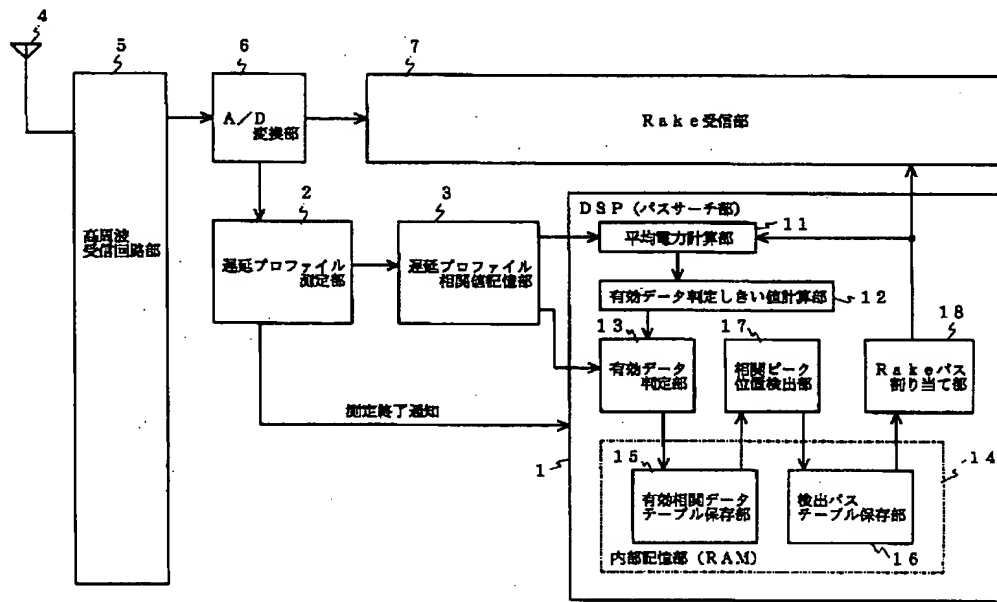


[illegible]

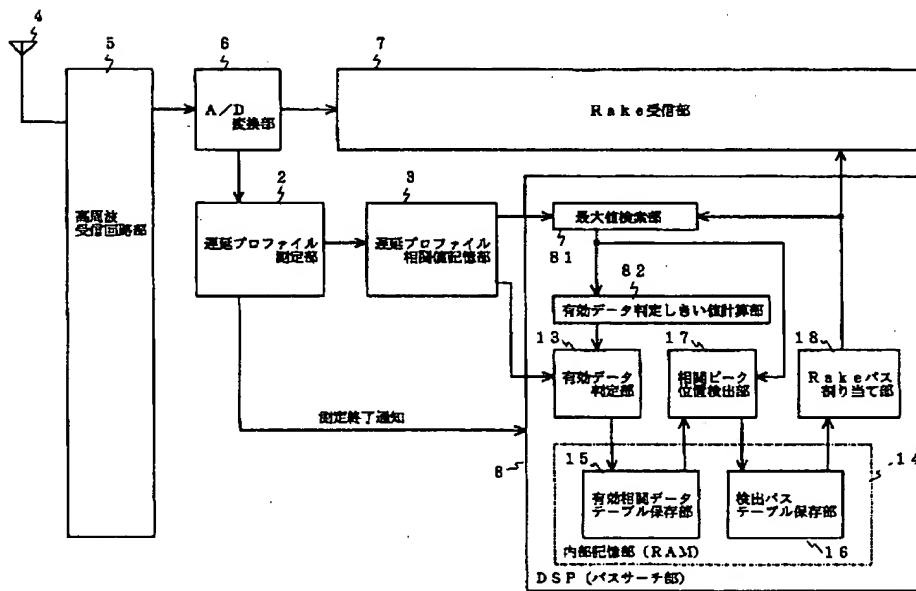
【図13】



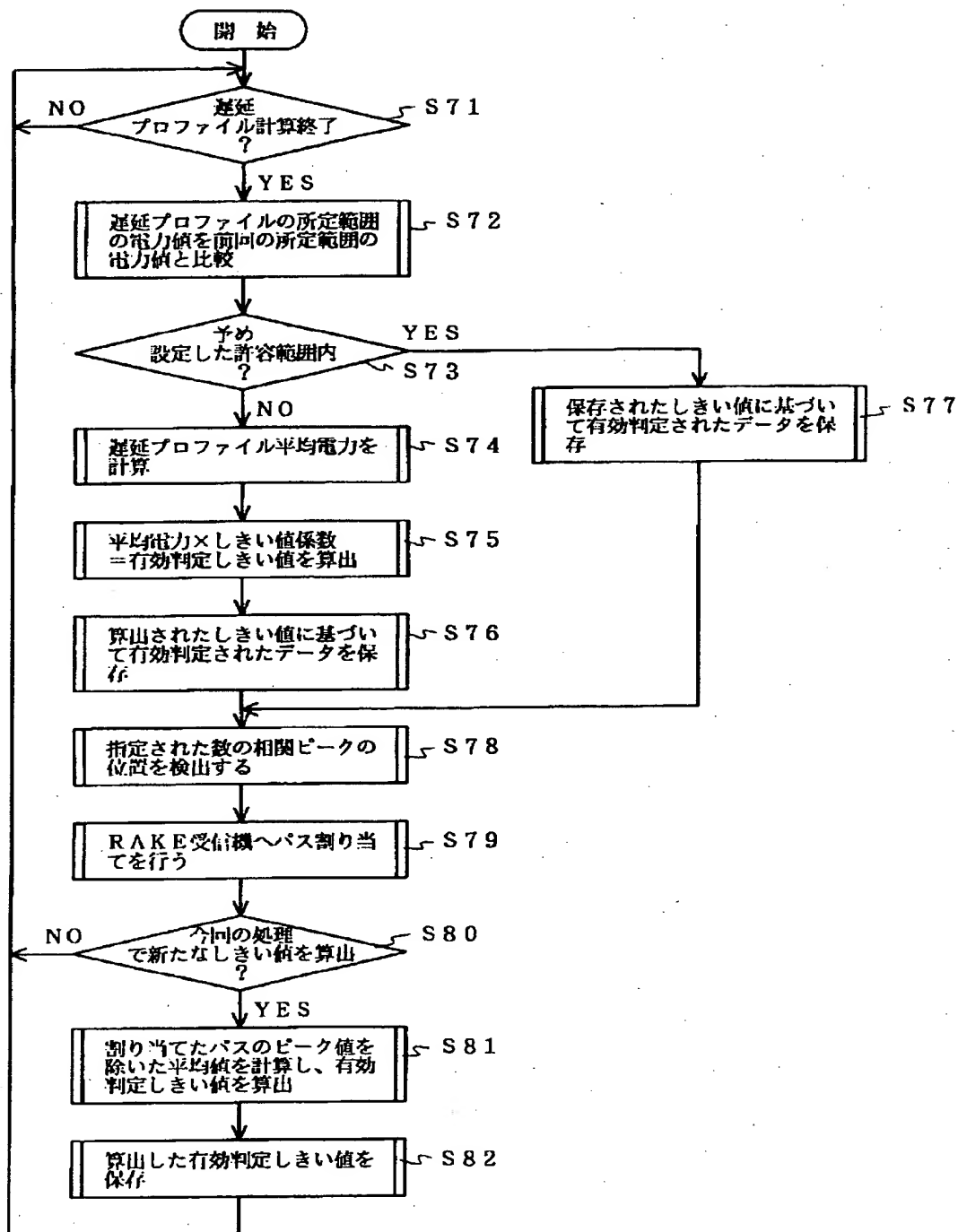
【図14】



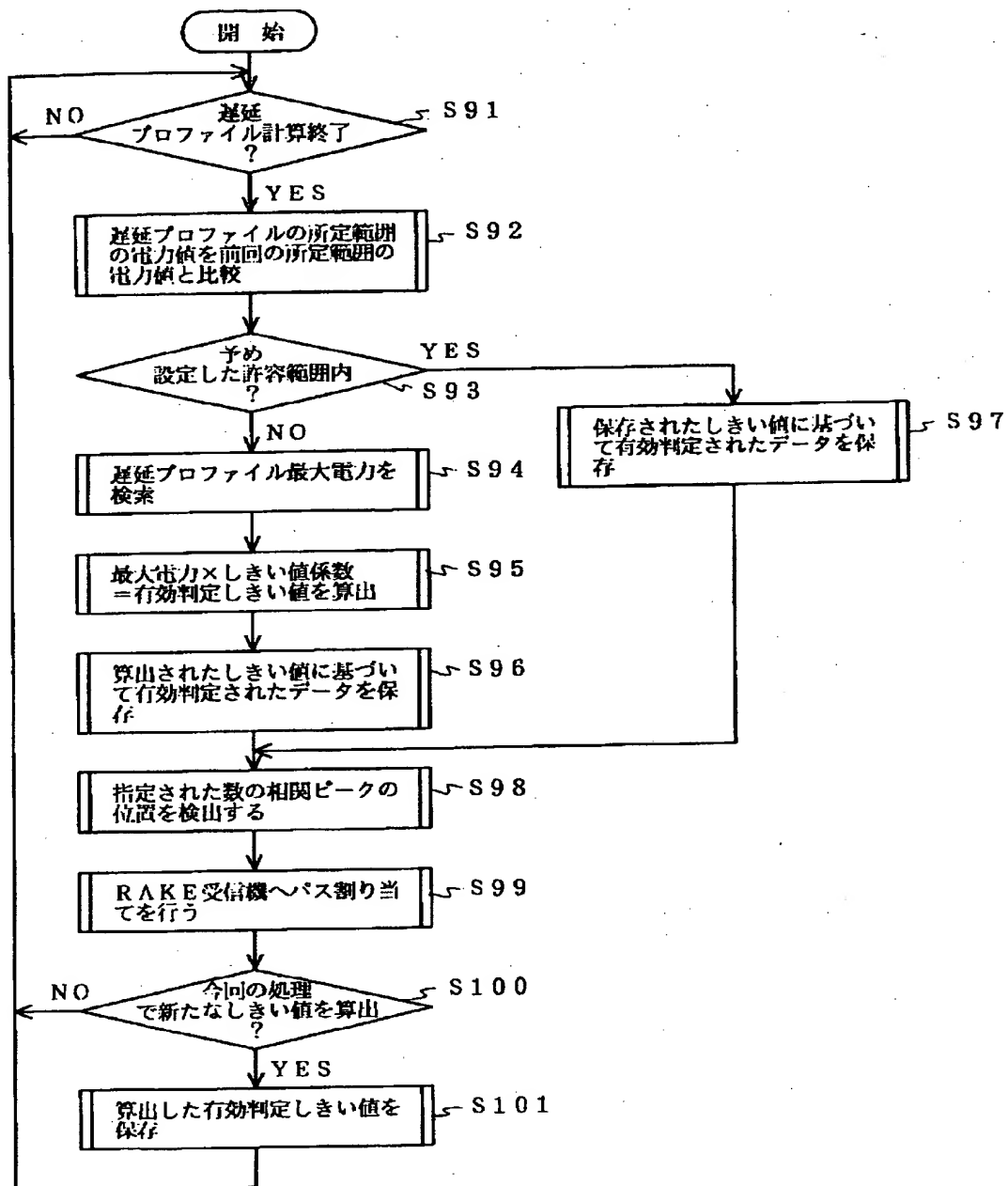
【図16】



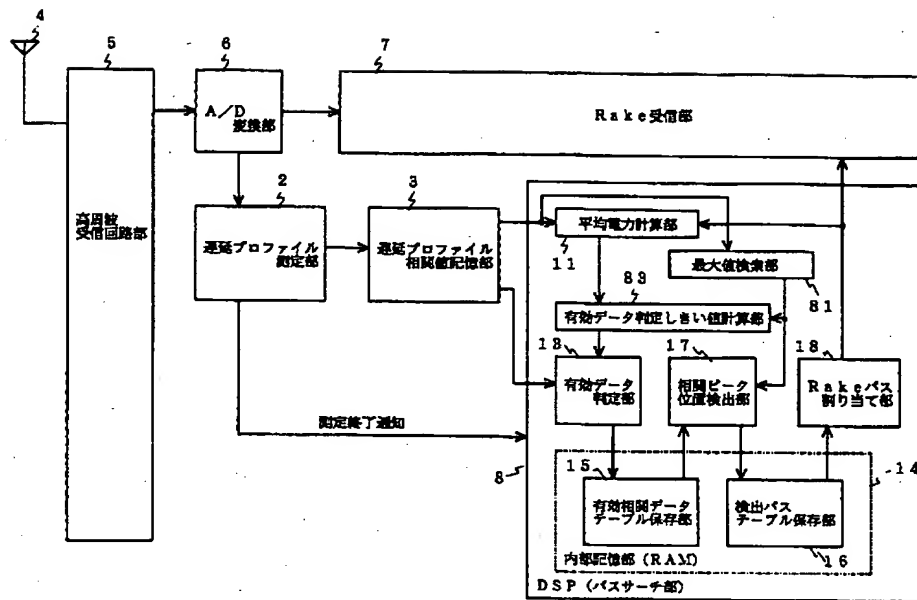
【図15】



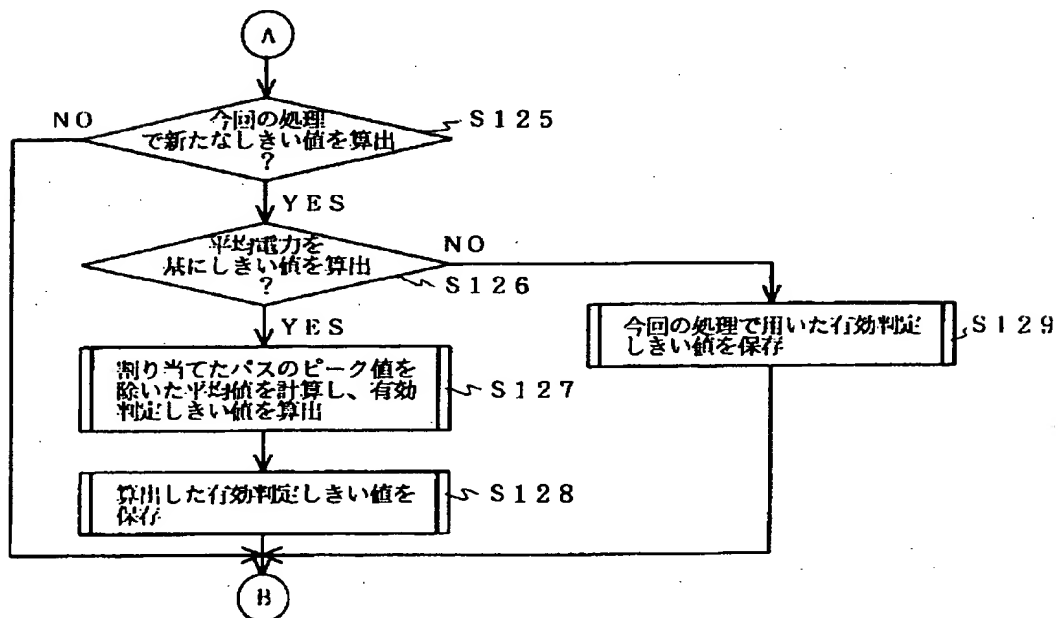
【図17】



【図18】



【図20】



【図19】

